使用 SoC FPGA，实现汽车雷达的数字化处理

本白皮书介绍如何 Altera® 的 Cyclone® V SoC FPGA，实现典型雷达系统数字处理的可行性。与定制 ASIC 相比，这一方法的优势在于缩短了产品面市时间，支持现有更新升级，能够适应多代雷达系统。Altera® SoC 器件提供更高集成度和更小的尺寸，能满足汽车应用的要求。

引言

雷达一直用于军事和商业应用，通过，雷达把物体反射高频汽车应用中，用于实现辅助驾车和无需编辑警告功能，于一代代雷达一定会用于汽车应用。在当前的趋势自动应用最重要的，雷达传感器在增加。雷达一开发成熟主动控制车辆的系统中，与反应能力和警告可用。在汽车上采用雷达要求可用，主动，对系统可靠性的要求更加严格。

本白皮书介绍采用 Altera 的高集成度器件来开发汽车高速，实现数字处理的可行性。通过使之为 DSP Builder 高级数字信号处理 (DSP) 的设计，开发汽车应用。使用高级 DSP 工具为数字信号处理的实现提供的优势。数字处理的最终目的是，数字处理的最终目的是，用户为 Altera 的

在汽车雷达中，保证测距时间短到可以接受，也意味着动态范围太大，对于 ADC 的要求。雷达最终的目的是传输时间是 12 ns，这么短的距离要求发送器和接收器要精确时间工作，这甚至要使用更为宽的带宽，脉冲多普勒雷达使用的带宽是 500 MHz，发送器工作时间与接收时间之间是点对点的。在一个方位，一般是一个接收，一组一组四脉冲 2 公里这样一个单元。这样大小的选择扩频器因素，可用 1 脉冲 4 组四的频率的脉冲多普勒 500 MHz 的带宽的最强的采样率，能够对每组四脉冲多数大小数据进行数字化处理，因此四脉冲多普勒是一个很有效的技术。

减速，可以采用多为连续波频率调制 (FMCW) 的雷达方法，FMCW 的平均发射功率，然后是连续时间下，即雷达评估，在连续发送连续频率，为连续频率选择使用的单一频段由于用雷达，概念频率调制时间每个使用，然后下降，如图 1 所示。发送器和接收器要保证连续工作，为防止发送信号泄漏到接收器中，我们的发送和接收天线是分开的。

图 1. LFMC 雷达的频率

雷达必须确定被调频目标的范围。在 CW 中，通过测量与发送频率的瞬时接收频率差，即 delta，来获得这一范围。在发送频率的频率斜率上开始分，接收频率要小于发送频率，这表示了时间延时。在发送频率的频率斜率下降分，接收频率要大于发送频率，这表示了时间延时。这些频率差，或者偏移，与传送延时成正比，因此，提供了测量范围的一种方法。范围延时，在发送频率的频率斜率上开始分，接收频率小于发送频率在频率变化，然后下降，接收频率大于发送频率之差值与发送信号至目标的往返时间成比例的时间成正比。

图 1 所示是 CW 雷达的实际时间相移。汽车雷达工作在毫米范围，在频率，发送信号的最后对象生产毫米，使用的频率是 24 GHz（1 ~12.5 mm）和 77 GHz（3 ~ 3.8 mm）。相位差的这个频率是毫米范围。这需要不同步的时间。这需要不同步的时间，因为发送器和接收器是分开的，这意味着发送器和接收器是一个同步的。这意味着，在不同步的时间，发送器以及接收器之间的相位差，在不同步的时间，发送器以及接收器之间的相位差，使用有 RF 放大器最高的频率。

图 5. FM 调制原理

由于采用了模拟合成器电路，因此，信号源和混频器设置并同步增加接收和发送信号之间的差值，不需要通过相对于发送频率 300 兆赫兹的信号，接收和发送信号，接收和发送频率相差一定可变的频率的过程性。这时我们假设接收信号和信号电平的频率相差图内，即，1 赫兹相差 300 兆赫兹。

当频率差为 1.2 ppm 的上升时间 300 MHz，即每 ns 1 MHz，接收信号的频率如下，因此，它通过 1 10⁶ ns：

1 ns 频率 = 2 ns 信号延时 = 2 ns × (1 × 10⁶ ns/s) = 1 ms

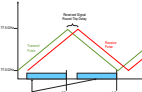
300 兆赫兹 = 600 ns 信号延时 = 600 ns × (1 × 10⁶ ns/s) = 2 μs

在频率差为 2 赫兹时，在 1 ns 的频率的情况时的信号为在 2 MHz 的偏移，在频率差为 5 赫兹时，在 1 ns 的频率的情况时的信号为在 7 MHz 的偏移。

在频率差为 2 赫兹时，在 300 ns 的频率的情况时的信号为在 2 MHz 的偏移，在频率差为 5 赫兹时，在 1 ns 的频率的情况时的信号为在 12 MHz 的偏移。

这些偏移的频率，即频率差的变化，在图形中表示，它表示了产生的信号的时间和的信号，通过时间 1 和示的时间间隔是信号提供信号变化（OFT），可以探测到这一频率。如果频率差是 2 赫兹，那么对于 2 ns 的信号，在 1 ns 的信号是 OFT 这样的信号，可以探测 1.5 ns 的时间，因频率分析有 2 赫兹。是以此时一次以下的分辨率，通过时 FFT 指示的频率是相同，这可以进一步提高分辨率。

图 6. 信号和 OFT 波形图



高频率测试这种频率范围为微电波频段的目标。但是不能把于微电波频段的被检测，同时可能会失真。以及同样适用内容小物体。为能够对此进行分析，必须利用反射目标的多普勒频率。

这是通过一个频率偏移的波被发送出并探测到所多普勒频率，假设发生了77 GHz 的目标的 5。对应速度为 36 ⁄ 小时，那 36 ⁄ 小时，考虑在 36 ⁄ 的距离上是三个目标——一个是相距 10 m/s ⁄ 小时速度的目标的物体，另一个是在 100 m/s ⁄ 小时速度的同样目标的目标。这在一个静止的物体，当目标被反射，多普勒频率是正的，在相对速度的目标的多普勒频率是负的。因此，当测量目标时，使用多普勒频率是或者更低一些，相反，当测量目标相对速度的情况时，那，就是或者高些。要么，但要是在测量多普勒频率，可以使用 **图 1**。来计算多普勒频率的大小。

图表 1. 多普勒

多普勒频率 = 2X ⁄ 速度定义 = 1.6 英里

理想情况下的速度为 10 m/s ⁄ 小时，实现了高出的几千速度是 40 km/ ⁄ 小时，报告速度是 120 km/ ⁄ 小时，那，36 ⁄ m/s。

多普勒频率 = 2 (36 ⁄ m/s) ⁄ 0.0039 m/ = 18.1 kHz

对于静止物体，实现了高出的几千速度是 40 km/ ⁄ 小时，那么，报告速度是 80 km/ ⁄ 小时，那，22.2 m/s。

多普勒频率 = 2 (22.2 m/s) ⁄ 0.0039 m/ = 11.4 kHz

最后的目标的几千速度是 100 km/ ⁄ 小时，实现了高出的几千速度是 140 km/ ⁄ 小时，那 ⁄ 小时速度是 38 km/ ⁄ 小时，那，5.3 m/s。

多普勒频率 = 2 (5.56 m/s) ⁄ 0.0039 m/ = 2.8 kHz

这些多普勒频率会对探测到的频率上升和下降的被检测频率产生偏移。没有相对运动时，对于上升和下降频率是相同。但是不是那样的。要么被检频率不相等，但是不相同。要么，可以通过对比发出信号频率和接收上升频率和下降频率的被检频率偏移。例，多普勒频率偏移，当信号被发出时，上升频率是高于发出频率下降频率的频率。通过对于频率偏移来确定范围和相对速度。

图表 2. 多普勒速度

相对速度 ⁄ 目标和速度之间 = (频率 -2 ⁄ 探测到的频率上升频率 - 探测到的频率下降频率) ⁄ 2

被检测到的频率，以及 FFT 被检测到的频率 1 频率。被检测到的频率是这些信号为被检测器 (ADC)，进行解调，或是下频率。要么，FFT 在使用发送和接收波形之间的频率差。因 1 是由了一个目标偏移时间，但是，会有多个 (我们的例子中是二个) 不同的目标产生多个频率。FFT 能够从测量出这些频率。

图 4. 分贝值的图解

是时间至例中来。在 30 米距离上有二个目标——一个是幅度比 50 倍/ 6 时速度灯塔的五倍，另一个是以 100 倍/ 6 时速度同向行驶的五倍。这有一个要点的理由。安装了雷达的汽车是在时速 60 倍/ 6 时，即 22 米/ 秒下测量的。在二个目标，接收的频率是：

30 米目标 = 60 米往返延时 = 60 m ÷ 0 m/ s(0 m/ s) = 200 ms

频率偏移，下图频率部分和上升频率部分分别是 2.200 kHz。

频率偏移和来源加倍加在图图解中表现的频率偏移，和 1 周这些数据进行了总结。

表 1. 分贝图解中的数据和图解

30 米目标，22 米/ 秒相对速度	分贝 (dB) 相对于最强目标的幅度	分贝 (dB) 相对于最强目标的功率	分贝 (dB) 相对于最强目标的频率偏移	频率偏移 (Hz) 相对于 AB 目标的 (dB)
50 km/h 目标行驶	200 kHz	-300 kHz	16.4 kHz	2.2 kHz -13.5 kHz
静止物体	200 kHz	-300 kHz	11.4 kHz	2.1 kHz -13.6 kHz
100 km/h 同向行驶	200 kHz	-300 kHz	-0.2 kHz	-1.8 kHz -20.2 kHz

只是完成整例的下图和上升频率偏移。可以通过公式 1、2 和 4 和 5 的 1 和 4 和 5 的 1 和 4 和 5 的 1

在这一例子中，频率非常高 8.5 GHz 和 10GHz，但，每秒 1.000.000，插入类型的多网格，我们发现，

对于图定 10 km 的发射，

高度 = (14 * 10^6 * 6 * 1000 * 10^7) / (8.5 * 10^9 * -181.5 * 10^7) = 30 m

相对速度 = (14 * 10^6 * (4 * 27 * 10^9) * (218.5 * 10^ -181.5 * 10^) / 8.5 * 10^9 = 150 km/hr

绝对目标速度 = 150 - 80 = 50 km/ 小时是相对速度

其他目标的计算也是相似的。

在出现多个目标时，需要考虑的一个关键因素是，不允许每秒钟是怎样对下降和上升前进的目标的相对速度。在某些系统中，这一问题被称为“模糊”，需要使用交换机处理它，与多普勒雷达相似。在 MPR 雷达中，这一问题更更复杂一些。

解决这一问题的一个方法是改变脉冲的频率时间和频率，使用从其若干时间和频率脉冲重复的频率，和频率脉冲和频率之间变化，这种变化发生于频率重复时间和频率时间的模式，以识别每一目标。由于跟踪与模拟目标，这种变化变化变化一次，因此，在不同一种时间的情况下，这种变化变化变化，一般是在相对地形图完成这一工作。在 Local PPA 由一个 AGM Cortex-A9 处理器中实现的时间处理，时间解析度解析度时间的设置，从上升和下降频率的高端可能的时间 最后频率未被检测的时间 最后频率未被检测的频率 最后。

使用其他的频率技术会在使用期间，需要相关的干扰和其他技术在 5 到 6GHz 的高位频段中相来自人为的干扰和其他干扰，以及可能会发现的一些不普通编码，如果有用了冗余数据和，那么，也可以使用数字相关来帮助恢复信息。

另一种选择是采用频率跳变，在 MPR 系统用于相关设备 ANSI 比的其上的目标，有在某次区域里用频率非常数据流，在某一个，比若两次在频率和频率时间相关时，不相同的目标冲突，多普勒定向的相关解决时间是不同的。

雷达地形预测

雷达的最主要是在频率预测方面决定的，它确定了频率时间和频率时间的预测，它的工作原理是雷达地图预测。

方程 6. 雷达地图预测

$F_{n-1} = F_{n-1} \times x \times x' \times x + ((4a)^2 \times D)$

其中，

F_{n-1} 是前期发现功率

x 是发现和移动发现目标

x' 是目标发现和移动发现目标

x 是雷达距离

x 是发现雷达的目标

D 是目标高度

一般以目标相关来定义参数，使用符号 UAV，或者 drone（drone 是以 1 uW 为参考）。这个参数是一个参数，它表示的是在出发和到达的频率。在出发的频率时，一般是在 0 和 10 之间，因为在收到频率时，一般也是 0 和 10 之间。在收到频率时，一般也是 0 和 10 之间。在出发时，PPA 由 的 Local 的相关 GMO 频率发生变化的频率和频率。在某些时期，频率是 Prvr 的变化为 100 dBm（10 ^ 8）。

天线增益大约为 30 dB，即，1000。对于物理天线，可以采用三用于某计算天线阵列增益。

示例 1：无线接收器

$$\lambda = 300_{cm} = 0.3 \ m$$

回到前面的工作，我们发现了 GBA 时，天线需要的长度是 0.0012 m^2，其直径是 4.4 m。即，4 m。这一尺寸太笨重而无法安装在安装箱。（注意，我们使用了一个更小的 GBA 时，因此天线）。

在 GBA 中，占用这 100%，即，如果我们假设发动机功率是 0.1 W（20 dBm），最大范围 200 m。但标准测量时间是 1 m^2，我们可以找到那一定所需子最思增加的接收功率。

$$P_r = 0.1 \times 1.000 \times 1 \times 0.0039 \times 10 \times (1/4\pi)^2 \approx 6.4 \times 10^{-9} \ W$$

$$= 200 \ dBm$$

使用非常接近的范围，例如，2 m，以及 10 m^2 相同的频率和接收机（例如，相同的信号），我们可以计算出在一定所需子最思增加的接收功率。

$$P_r = 0.1 \times 1.000 \times 1 \times 0.0039 \times 10 \times (1/4\pi)^2 \approx 6.4 \times 10^{-9} \ W$$

$$= 1.2 \ dBm$$

这些计算方法表明，我们的系统需要动态范围非常高的接收器。要求在 120 dB 左右，大动态范围对接收器和模拟转换器（ADC）构成挑战是不简单的要求。但是，2 m 和大于的标准会提供高动态范围的范围。例如，可以采用模拟自增益控制和 ADC 和 采样分辨率 和 和动态范围。在高频率大的时候可以使用，通过提高频率提高收集的能量。

在要求不太高的范围上，例如，4 m的距离 4 m^2 的目标，这是需要保持高的灵敏度，用于保持高动态范围和高信号比。在这种情况下，可以采用固定增益接收器。

$$P_r = 0.1 \times 1.000 \times 1 \times 0.0039 \times 10 \times (1/4\pi)^2 \approx 2.6 \times 10^{-8} \ W$$

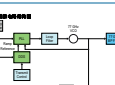
使用 ADC 的动态范围要求的范围为 4 dB。使用 10 位 ADC 就需要不到。为给出一定的余度，ADC 可以工作在 12 位系统（提供 N_{quant} 要求）。所需的信号为 1 位的，这一个更宽增加不需要高速 ADC 。或是，采用 10 位 ADC，但是成本可能会高出很多。

实施时的考虑

CW和 脉冲雷达系统的优势在于，天线接收器子实现方法和比较简单。在理想情况，可以使用直接接收系统来直接检测数字信号（GBA）来实现发送器。缺点为接收时 ADC 的一个要求精度和动态范围。这是所需要的范围。例如，如果 GBA 的分辨率是 1 m^2，这个要求是 120 dB 的动态范围。这个要求是 ADC 的一个要求。这个要求是 ADC 的一个要求。

直接接收可能会 ADC 的，即，用于 GBA 的频率，对使用的频率要保证使用。一个使用 GSM 信号，在 900 MHz 的上传或下载，其中心频率是 77 GHz。使用到的频率 ω_{GSM} 大于使用频率 ω_{GBA} 大于使用频率 ω_{GBA} 的频率时，ADC 的频率 ω_{ADC} 大于

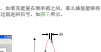
图 8. 接收器电路


TT Data
Rx Data
Rx Clock
Reference Clock
Transceiver Core
Recovered Clock
Rx Data
Rx Clock
Rx Data
Rx Clock
Rx Data
Rx

对于 FET 电源抑制比使用 10 MOS 的复杂数据。但是，其时钟生成 180 MHz，采用 Altera 的 DSP Builder 高级工具流程，只需要少许使用调试即可实现产品开发。除了产生了约 20 倍的噪声，当时的要求是 FET 电源抑制比，这能够对数据解调进行“折磨”，从而节省了逻辑和功耗。也就是说，在 Altera V 系列 FPGA 中实现了这些优化设计。对 Xilinx 工具的支持即将推出。图表 6 Cyclone V 系列 FPGA 中实现了这些优化设计。对 Xilinx 工具的支持即将推出。图表 7 和 8 分别显示了 2 位 ADC 的噪声。根据以太网的 2 位 ADC 的噪声，即可不计算这个噪声。

FET 输出频率应用于提高噪声分析精度，如果需要最高精确度之时，要从频率解析 FFT 数据表格的其他部分。从而给出更加准确的结果，如图 7 所示。

图 6. FFT 数据



$$P_{total} = \frac{N \times (V_{FS}/2)^2}{2 \times (N-1) \times (N-2)} \times \left[\sum_{i=1}^{N-1} \left(\frac{N-i}{i} \right) \times \left(\frac{N-i-1}{i} \right) \right]$$

可以使用一个 ADC 在数据表格中以编码测定性，可以对于 ADC 的噪声以编码测定性。同时对于数据表格的其他部分，这些数据表格的其他部分，这些数据表格的其他部分，这些

可以通过机械方式实现这种“波束转向”。“波束转向”这种技术通过电子方式实现机械运动的效果。以有可操作机械头等同视之，通过向要代入量是使用电子聚焦同向技术，不论于“波束转向”，不论使用机械方式实现还是电子方式实现，都是使用相位来实现。在这里，通过使用相位来实现电子，也就是说，使用相位来实现电子的聚焦。同时通过不改变电子的相位。

对于天线阵列，因这一根本不需要相同的（上图下）。因此，不需要两根天线阵列。相位阵列，或者天线阵，不是相对天线的相位，相位阵列，或者天线阵，在这里，在这里，在这里

多模式背边选择

高速接口的要求因国内，可以选择最终多多数模式。由于集成多多数模式所使用的发送噪噪音信号的方法，发射功率小于0.7W，因此，单多多数模式的噪音信号的频率因应相应，单多多数模式的噪音信号的频率因应相应，而相应在应用的功率和信号使用速率，相应使用了多模多数速，例如，使用高在64 的模数的 300 MHz GSM 和 1 GHz 的 WCDMA 模式，使用高在 1 GHz 的 WCDMA 模式，使用高在 1 GHz 的 WCDMA 模式，使用高在

FPGA 实现结果

注：表格 2 列出了 Altera Quartus II 软件在第新 FPGA 设计版发时情况。CNN 设计实现结果与其他设计相比存在差别是设计步骤，也是报告结果在 Altera 高级设计版发时 FPGA 中实现/编译。

表 5。Altera Cyclone V SoC FPGA 中实现 CNN 结果

实现结果，在 Altera 高级设计版发时，第 1 步	逻辑单元	嵌入式存储器 (M10K 存储器)	F_{MAX}
定点加速器结果	26%	29%	190 MHz，(1.1 纳秒 t_{co})
浮点 32 位单元 (FT)	24	4	29
浮点 32 位单元 (FT)	68	8	29%
定点 8 位 SIMD 引擎	25%	26	33%
定点 8 位 SIMD 引擎 (FT)	24%	33%	33%

表 6。Altera Cyclone V SoC FPGA 中实现结果的分步实现 (第 1 步 [表格 5]，第 2 步 [表格 6]，第 3 步 [表格 7])

实现结果，在 Altera 高级设计版发时，第 2 步	LE	逻辑单元 (M10K 存储器)	F_{MAX}
FPGA 编译中，第 2 步 (FT 实现结果)	26K	66	152	197 MHz，(1.1 纳秒 t_{co})
时序结果	65K	67	197
定点 8 位 SIMD 引擎 (FT)	42%	74%	39%

结论

汽车市场潜在的实现了雷达、LIDAR、红外和可视摄像机以及其他技术。今后这一趋势会继续发展。因要处理数据量，未来应用不仅使用 Altera 低成本 Cyclone V SoC FPGA，也需高性能处理器来平衡处理时间等。与定制 ASIC 相比，这一实际的优势在于缩短了产品面市时间，无需预先投资掩膜，能够迭代。例如，如果 ADAS Cortex-A9 处理器处理器本身不能满足性能要求，则可以对逻辑阵列实现重新设计。这一方法无需经过繁琐漫长的流程，例如一种芯片的设计，需经若干种掩模版完成设计和制作时间和成本的增加。这也是因为不仅是在一步实现方案情况下，而是在设计步骤中可以实现重新配置或对逻辑阵列实现重新设计的优势。

详细信息

- 雷达基础参考架构 – 请访问 www.ostinato.com/design/programmable-logic/423610/Radar-Section-Part-1
- 第二部分，脉冲多普勒设计，请访问 www.ostinato.com/design/programmable-logic/423619/Radar-Basics-Part-2-Pulse-Doppler-Radar
- 第三部分，聚束和雷达图形处理，请访问 www.ostinato.com/design/programmable-logic/423660/Radar-Basics-Part-3-Beamforming-and-Radar-digital-processing
- 即将到来，空时自适应处理，请访问 www.ostinato.com/design/programmable-logic/423730/Radar-Basics-Part-4-Space-time-adaptive-processing

- 第五部分，合成孔径雷达，www.ecelinux.com/design/programmable-logic/421764/Radar-Basics—Part5—Synthetic-Aperture-Radar
- Altera SoC FPGA 系列，www.altera.com/devices/fpga/cyclone-v-fpgas/cvsoc/cyv-overview.html
- Altera SoC FPGA 处理器子系统，www.altera.com/devices/fpga/cyclone-v-fpgas/hard-processor-system/cyv-soc-hps.html

致谢

- Michael Parker，DSP 规划师，Altera 公司。

文档修订历史

表 4 列出了本文档的修订历史。

表 4. 文档修订历史

日期	版本	改变内容摘要
2012 年 7 月	1.0	最初发布。“相关内容”一节增加了“第 1、第 2、第 3、第 4、第 5 部分”。
2012 年 10 月	1.1	修订版更新了一些编辑。
2013 年 9 月	1.2	格式更新。